

PAT-NO: JP404348047A

DOCUMENT-IDENTIFIER: JP 04348047 A

TITLE: SEMICONDUCTOR INTEGRATED CIRCUIT  
ELECTRODE

PUBN-DATE: December 3, 1992

INVENTOR-INFORMATION:

NAME

SASADA, TATSUYOSHI

ASSIGNEE-INFORMATION:

NAME

COUNTRY

mitsubishi electric corp

N/A

APPL-NO: JP03149948

APPL-DATE: May 24, 1991

INT-CL (IPC): H01L021/60

US-CL-CURRENT: 438/586, 438/612 , 438/FOR.351 , 438/FOR.354

ABSTRACT:

PURPOSE: To a semiconductor integrated circuit electrode providing an electrode part which can reduce generation of a defect such as peeling of a bonding ball.

CONSTITUTION: A projected polysilicon electrode 9 is formed on an

insulating

film 2 formed on a semiconductor substrate 1, a first aluminium electrode 3 and

a second aluminium electrode 5 are formed on the polysilicon electrode 9 in

such a manner as covering the polysilicon electrode 9, and thereby a smooth and

recessed areas may be formed at the surface of projected and the second

aluminium electrode 5. A contact surface at the contact area of the aluminium

electrode surface and the bonding ball is enlarged, a bonding force of the

contact area is improved and thereby generation of defect such as peeling of

bonding ball can be lowered.

COPYRIGHT: (C)1992,JPO&Japio

(11)特許出願公開番号

(43)公開日 平成4年(1992)12月3日

### 技術表示箇所

審査請求 未請求 請求項の数 2 (全 4 頁)

(74)代理人 弁理士 早瀬 憲一

1: 半導体基板  
2: 絶縁膜  
3: 第1のAlSiCu膜  
5: 第2のAlSiCu膜

5a: 第2のAlSiCu膜の表面  
6: パッシベーション層  
7: ボンディングボール  
8: ボンディングパッド  
9: ボンディングワイヤ

部を示す断面図であり、図において、1は半導体基板、2はフィールド酸化膜としての絶縁膜、3は第1のアルミ電極、4は層間膜としての第2の絶縁層、5は第2のアルミ電極、5aは第2のアルミ電極5の表面、6はパッシベーション膜としての絶縁膜、7はボンディングボール、8はボンディングワイヤ、9はフィールド酸化膜2上に形成された突起状のポリシリコン電極である。尚、図中、図4と同一符号は同一或いは相当する部分を示す。

【0013】次に、上記電極部の形成工程を説明する。図3は、図1に示す電極部の形成工程を示す工程断面図であり、先ず、半導体基板1上にSiO<sub>2</sub>からなるフィールド酸化膜2を形成する。次に、該フィールド酸化膜2上にCVD法等によりポリシリコンを堆積し、その上にレジストを塗布し、露光、現像を行ってレジストパターンを形成する。そして、該レジストパターンをマスクとしたエッチングにより不要なポリシリコンを除去し、更に、不要なレジストを除去して図3(a)に示すポリシリコン電極9を形成する。

【0014】次に、図3(b)に示すように、基板1の全面にアルミをスパッタ蒸着してアルミ層を形成し、通常の写真製版、エッチング技術によりポリシリコン電極9を覆うように第1のアルミ電極3を形成する。続いて、図3(c)に示すように、SiO<sub>2</sub>からなる絶縁膜を基板1の全面に蒸着し、通常の写真製版、エッチング技術により前記第1のアルミ電極3上に形成された絶縁膜を除去して層間膜4を形成する。

【0015】次に、図3(d)に示すように、前記第1のアルミ電極3と前記層間膜4を覆うようにスパッタ蒸着してアルミ層を形成し、通常の写真製版、エッチング技術により第2のアルミ電極5を形成する。そして、最後に図3(e)に示すように、基板1の全面にSiNを蒸着し、通常の写真製版、エッチング技術により前記第2のアルミ電極5上に形成されたSiN膜を除去してパッシベーション膜6を形成し、電極が完成する。ここで、以上のようにして形成された電極は最上層の第2のアルミ電極5の表面5aになめらかな凹凸が形成されている。

【0016】次に、上記得られた第2のアルミ電極5の表面5aに、Auからなるボンディングワイヤ8の先端を溶融して形成した真球状のボンディングボール7を適当な温度、荷重の条件下で超音波併用して圧接して双方が接合する。この時、ボンディングボール7と第2のアルミ電極5の表面5aの接合部は従来に比べて広い接触面に接合されており、これによって、接合部における第2のアルミ電極5の表面5aとボンディングボール7との接着力を向上することができる。

【0017】このような本実施例による半導体集積回路電極は、フィールド酸化膜2上に形成された突起状のポリシリコン電極9と、該ポリシリコン電極9を覆うように形成された第1のアルミ電極3と第2のアルミ電極5

とを備えているので、第2のアルミ電極5の表面5aにはなめらかな凹凸が形成され、ボンディングボール7を第2のアルミ電極5の表面5aに接合する際の接触面が拡大し、ボンディングボールはがれ等の不具合が減少する。

【0018】尚、上記実施例におけるポリシリコン電極9の形成は、ウエハプロセス内における半導体基板1上の図示しない他の領域にポリシリコンによるゲート酸化膜等を形成する際、レジストパターンのパターン制御を行って上記ゲート酸化膜と同時に形成したものであり、従来からのウエハプロセスに新たな工程を追加することなく突起状の電極を形成することができる。

【0019】また、上記実施例ではポリシリコンによって突起状の電極を形成したが、他の酸化物から突起状の電極を形成しても、上記実施例と同様の効果を奏する。

【0020】次に、この発明の第2の実施例を図について説明する。図2は、本発明の第2の実施例による半導体集積回路電極にボンディングボール7を圧接して接続したその接合部を示す断面図であり、図において、1は半導体基板、2はフィールド酸化膜としての絶縁膜、3は第1のアルミ電極、4は層間膜としての第2の絶縁層、5は第2のアルミ電極、5aは第2のアルミ電極5の表面、6はパッシベーション膜、7はボンディングボール、8はボンディングワイヤである。

【0021】本実施例による電極は、前述した実施例における電極の形成工程において突起状のポリシリコン電極を形成せず、第1のアルミ電極を形成する際に第1のアルミ電極3を覆うように形成した第2のアルミ電極5の表面5aには滑らかな凹凸が形成されている。

【0022】また、電極とボンディングワイヤとの接続は、前述した実施例と同様に第2のアルミ電極5の表面5aに、Auからなるボンディングワイヤ8の先端を溶融して得られた真球状のボンディングボール7を適当な温度、荷重の条件下で超音波併用して圧接し、電極とボンディングワイヤ8の接合が行われる。そして、ボンディングボール7と第2のアルミ電極5の表面5aの接合部は広い接触面にて接合されて接合部の接着力が向上する。

【0023】このような本実施例による半導体集積回路電極では、フィールド酸化膜2上に不連続な層構造に形成された第1のアルミ電極3と、第1のアルミ電極3を覆うように形成された第2のアルミ電極5を備えているので、第2のアルミ電極5の表面5aにはなめらかな凹凸が形成され、ボンディングボール8は広い接触面にて第2のアルミ電極5の表面5aに接合されるので、ボンディングボールはがれ等の不具合が減少し、装置自体の信頼性が向上する。

【0024】

【発明の効果】以上のように、この発明にかかる半導体

5

集積回路によれば、電極部の最上層になめらかな凹凸が形成されているので、金属層の表面と接合されるボンディングボールの表面との接合面が拡大し、その結果、接合部における接着力が向上してボンディングボールはがれ等の不具合が低減された信頼性の高い半導体集積回路を得ることができる効果がある。

【図面の簡単な説明】

【図1】 この発明の一実施例による半導体集積回路の電極部にボンディングワイヤを接続した状態を示す断面図である。

【図2】 この発明の一実施例による半導体集積回路の電極部にボンディングワイヤを接続した状態を示す断面図である。

【図3】 図1に示す半導体集積回路の電極部の形成工程

6

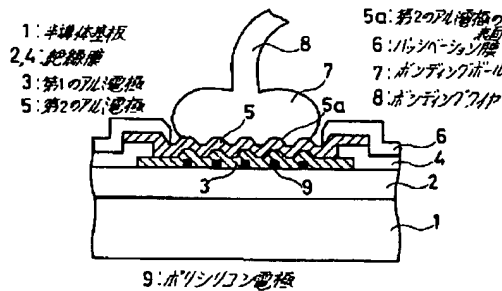
を示す断面図である。

【図4】 従来の半導体集積回路の電極部にボンディングワイヤを接続した状態を示す断面図である。

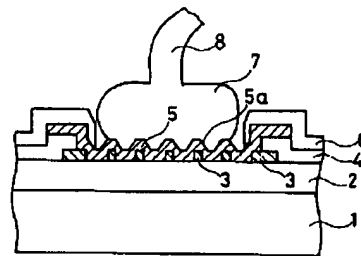
【符号の説明】

- 1 半導体基板
- 2 絶縁膜（フィールド酸化膜）
- 3 第1のアルミ電極
- 4 絶縁膜（層間膜）
- 5 第2のアルミ電極
- 10 5a 第2のアルミ電極の表面
- 6 パッシベーション膜
- 7 ボンディングボール
- 8 ボンディングワイヤ
- 9 ポリシリコン電極

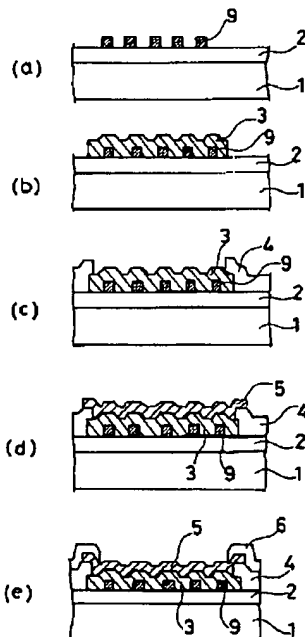
【図1】



【図2】



【図3】



【図4】

